

1-4

カオス回路の結合系に見られるスイッチング現象の同期と  
パラメータの関係

Relationship between Synchronization of Switching Phenomena  
and Parameters on Coupled Chaotic Circuits

西本 卓恭<sup>1</sup> 細川 康輝<sup>1</sup> 西尾 芳文<sup>2</sup>

T. Nishimoto, Y. Hosokawa, Y. Nishio

(四国大学<sup>1</sup>, 徳島大学<sup>2</sup>)

1. はじめに

カオス回路の中には複数のアトラクタを持つものがあり、パラメータの調整によって複数のアトラクタ間を切り替わるスイッチング現象が見られる。

本研究では、スイッチング現象が見られるカオス回路 [1] を用いて、その結合系について調査を行った。その結果、各回路は非同期状態であるにもかかわらず、スイッチング現象が逆相的に同時に発生する現象（以下、スイッチング現象の逆相同期）を確認し、その現象とパラメータ値の関係についても調査を行ったので報告する。

2. システムモデル

図1に本研究で用いたカオス回路を示す。この回路は図2のように同じパラメータで2つのアトラクタが存在し、パラメータの調整によっては、この2つのアトラクタのスイッチング現象がみられる。この回路を図3のように  $N$  個結合した系について調査を行う。この結合系の正規化した回路方程式は、以下の通りである。

$$\begin{cases} \dot{x}_n = \alpha x_n + z_n \\ \dot{y}_n = \{1 + p(n-1)\} \beta \left\{ z_n - \frac{\gamma}{2} \left( \left| y_n + \frac{1}{\gamma} \right| - \left| y_n - \frac{1}{\gamma} \right| \right) \right\} \\ \dot{z}_n = -x_n - y_n - \delta \left( Nz_n - \sum_{n=1}^N z_n \right) \end{cases} \quad (1)$$

ここで、 $n$  は回路の番号、 $\delta$  は結合強度、 $p$  は誤差の割合をそれぞれ表す。

3. コンピュータシミュレーション

図4は導出した方程式のコンピュータシミュレーション結果である。図4(a)は、各回路の時系列波形で、 $z_1$ 、 $z_2$  は図1の回路の電圧  $v$  に対応する変数である。2つのアトラクタは、各回路の解が  $z_n = 1$  かつ  $\dot{y}_n < 0$  の時の  $y_n$  の値が 0.675 以下で赤、それ以外を青とした。図4(b)は各回路の電圧波形の差分、すなわち  $z_1 - z_2$  である。緑色の線はアトラクタが青のとき 1、赤のとき -1 とした場合の差分である。各回路の電圧が非同期でかつ、スイッチングの切り替わりが同時に発生するスイッチング現象の逆相同期が確認できる。 $\beta$  の誤差の割合  $p$  を増加させると  $p = 0.01$  から  $p = 0.03$  付近まではスイッチング現象の逆相同期が観察できるが、その範囲を越えるとスイッチング現象は起こるものの、その同時性は失われる。

4. まとめ

本研究では、スイッチング現象が見られるカオス回路の結合系において、いくつかのパラメータを調節するこ

とでスイッチング現象の同期現象を確認した。従って、この現象は各回路の  $\alpha$  の値を異なる値に設定することでも確認できることがわかった。今後の課題としては、個数を変えた場合やスイッチング現象が見られる他の回路の場合の調査などが挙げられる。

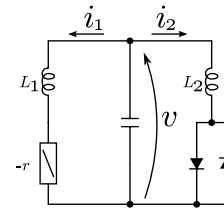


図1: 本研究で用いたカオス回路。

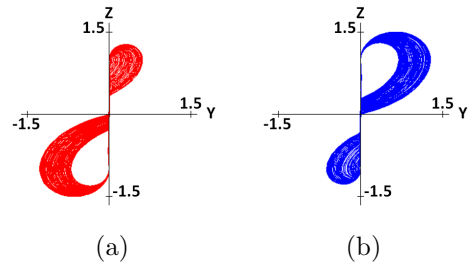


図2: 図1の回路のコンピュータシミュレーション結果。初期値:(a)  $x = -0.1, y = 0.1, z = -0.1$ , (b)  $x = 0.1, y = 0.1, z = 0.1$ 。

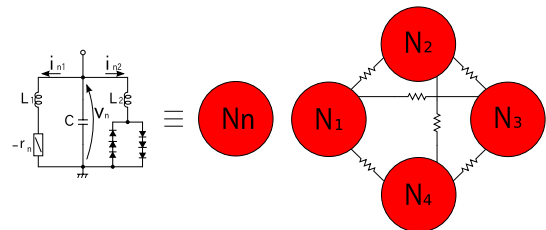


図3:  $N = 4$  の場合のシステムモデル。

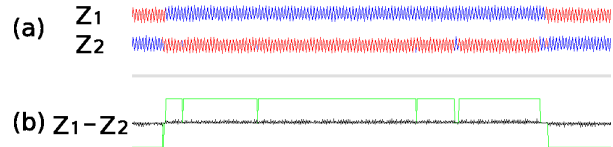


図4: コンピュータシミュレーション結果。(a) 各回路の時系列波形。(b) 回路間の波形の差分。  $N = 2, \alpha = 0.40, \beta = 3.00, \gamma = 470, \delta = 0.1, p = 0.02$ 。

参考文献

[1] Y. Nishio, N. Inaba, S. Mori and T. Saito, "Rigorous Analyses of Windows in a Symmetric Circuit," *IEEE Trans. Circuit and Systems.*, Vol. 37, No. 4, Apr. 1990.